

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-264938

(43)Date of publication of application : 07.10.1997

(51)Int.Cl. G01R 31/3183  
G06F 17/50  
H01L 21/82

(21)Application number : 08-077925

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 29.03.1996

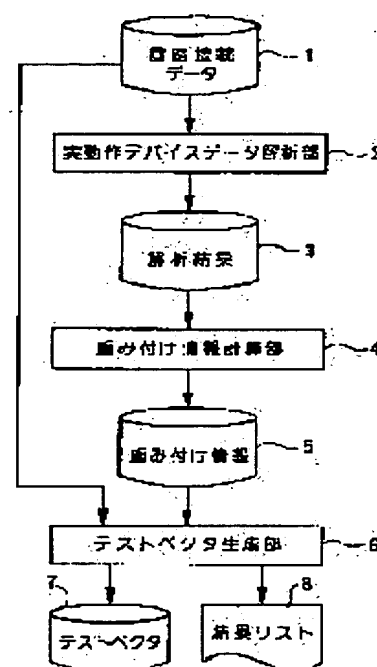
(72)Inventor : TOKUNAGA CHIKAKO

(54) DEVICE AND METHOD FOR TESTING INTEGRATED CIRCUIT AND DEVICE AND METHOD FOR DESIGNING INTEGRATED CIRCUIT

## (57)Abstract:

PROBLEM TO BE SOLVED: To eliminate defects in manufacturing, which cannot be detected, and to improve reliability by considering the part, which is not detected at the time of automatic generation of a test vector.

SOLUTION: This device is provided with an actual-operation device-data analysis part 2 inputting the data indicating the functional operation and the connecting relation of an integrated circuit and analyzing the characteristics of the operation and the connection by the inputted data and a weighted-information computing part 4 forming information indicating the priority of the automatic formation of a test vector as the weighted information, which is inputted into a test-vector forming data for forming a test vector 7 for detecting the fault of the above described integrated circuit. The test vector 7, which is efficient in detecting the defect at the time of the manufacturing, can be formed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-264938

(43)公開日 平成9年(1997)10月7日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 31/3183			G 0 1 R 31/28	Q
G 0 6 F 17/50			G 0 6 F 15/60	6 7 0
H 0 1 L 21/82			H 0 1 L 21/82	T C

審査請求 未請求 請求項の数7 O L (全 7 頁)

(21)出願番号 特願平8-77925

(22)出願日 平成8年(1996)3月29日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 徳 永 千佳子

神奈川県川崎市幸区堀川町580番1号 株式会社東芝半導体システム技術センター内

(74)代理人 弁理士 佐藤 一雄 (外3名)

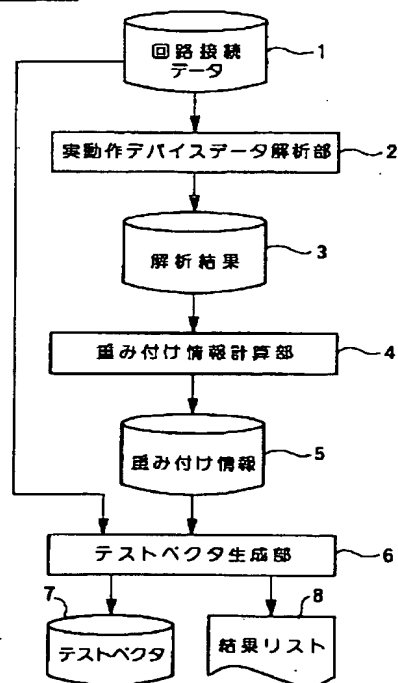
(54)【発明の名称】 集積回路の試験装置及び試験方法並びに集積回路の設計装置及び設計方法

(57)【要約】

【目的】 テストベクタ自動生成時に未検出となった箇所を考慮することにより、検出不能な製造時不良を消滅し信頼性を向上する。

【解決手段】 集積回路の機能動作及び接続関係を示すデータを入力し、入力したデータにより動作及び接続の特性を解析する実動作デバイスデータ解析部と、その解析結果より各種条件を鑑みて、前記集積回路の故障を検出するためのテストベクタを生成するテストベクタ生成部に入力される重み付け情報としての、テストベクタ自動生成の優先順位を示す情報を生成する、重み付け情報計算部と、を有し、製造時不良を検出する際に効率的なテストベクタを生成可能とした、集積回路の試験装置。

実施例 1



**【特許請求の範囲】**

【請求項1】集積回路の機能動作及び接続関係を示すデータを入力し、入力したデータにより動作及び接続の特性を解析する実動作デバイスデータ解析部と、その解析結果より各種条件を鑑みて、前記集積回路の故障を検出するためのテストベクタを生成するテストベクタ生成部に入力される重み付け情報としての、テストベクタ自動生成の優先順位を示す情報を生成する、重み付け情報計算部と、を有し、製造時不良を検出する際に効率的なテストベクタを生成可能とした、集積回路の試験装置。

【請求項2】前記実動作デバイスデータ解析部が、レイアウト後の配線長や実動作時の活性化情報等の、実際に動作するデバイスにおける故障発生率や信号線の重要度に準じた重み付けを前提とした情報の解析を行うものとして構成され、前記重み付け計算部は、この解析結果に基づいて、故障率発生率の高い箇所及び回路基幹部の抽出による重み係数の算出を行い、重み付けを行うことが可能に構成されている、請求項1に記載の集積回路の試験装置。

【請求項3】動作及び接続の特性を解析する前記実動作デバイスデータ解析部の実現方法が選択可能とされた、請求項2に記載の集積回路の試験装置。

【請求項4】回路接続データ及び重み付け情報を入力とするテストベクタ生成部が、重み付け情報により、複数のベクタの生成を可能とした、請求項2に記載の集積回路の試験装置。

【請求項5】請求項2に記載の装置に対して、各種計算により導出された重み付け情報を入力させることにより、効率的なテストベクタを作成可能とした、集積回路の試験方法。

【請求項6】集積回路の機能動作及び接続関係を示すデータを入力し、テストベクタの生成を行うテストベクタ生成部と、このテストベクタ生成部が出力する、故障未検出情報または故障検出情報を入力し、重み付けとしての、レイアウトにおける配置配線の優先順位付け、を行う、重み付け計算部と、を有し、この重み付け計算部の結果である重み付け情報を使用して、その優先順位に従って配置配線等のレイアウトを行い得るようにした、自動回路設計装置。

【請求項7】請求項6に記載の装置を用いて、前記テストベクタ自動生成部が出力する故障未検出情報または故障検出情報を使用し、信号線に対して重み付けを行って配置配線等のレイアウトを行い得るようにした、集積回路設計方法。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は集積回路試験装置及び集積回路試験装置における集積回路試験方法、並びに

テストベクタ生成情報を考慮した集積回路設計装置及び集積回路設計装置における集積回路設計方法に関する。

**【0002】**

【従来の技術】まず、集積回路試験装置及び集積回路試験方法に対する従来の技術を説明する。

【0003】いわゆる集積回路試験装置のテストベクタ自動生成においては、集積回路の接続情報すなわち回路構成を示すデータのみ、或いは接続情報に付属するテストバリティ情報などのすなわち論理構造的に導出されたデータを入力とし製造時の不良を検出することのできるテストベクタを生成する処理を行っていた。ここで言う、テストバリティとは、ここでは回路内部の信号に対する外部の制御点からの制御のし易さ、及び回路内部の信号を外部の観測点からみる場合の観測のし易さを総称して言う。

【0004】上記テストベクタの質の判定には、いわゆる故障検出率と呼ばれる指標が使用される場合が主であるが、本指標は数値のみの指標であるため信号線の性質やデバイス故障の起こる可能性などの考慮はされていない。

【0005】従来技術を以下図面を用いて説明する。

【0006】図3は従来技術のテストベクタ自動生成処理の概略ブロック図である。集積回路の機能動作ないし接続関係を示すデータ301を入力とするテストベクタ生成部302は、データ301の情報のみによってテストベクタ303及び故障検出率等を含む結果リスト304を出力し、処理を終了する。

【0007】図4は他の従来技術のテストベクタ自動生成処理の概略ブロック図である。集積回路の機能動作ないし接続関係を示すデータ401を入力とするテストバリティ解析部402は、テストバリティ情報すなわち実動作やデバイスに依らない回路構造から導出されたテスト容易性の情報403を出力する。更にそのテストバリティ情報403を入力とする重み付け情報計算部404は、重み付け情報405すなわちテストベクタ自動生成の優先順位を示す情報を出力し、その重み付け情報405及び回路接続データ401は、テストベクタ生成部406に入力されテストベクタ407及び故障検出率等を含む結果リスト408を出力し、処理を終了する。

【0008】次に、集積回路設計装置及び集積回路設計方法に対する従来の技術を説明する。

【0009】いわゆる集積回路試験装置の自動レイアウトにおいては、集積回路の接続情報すなわち回路構成を示すデータのみ、或いは信号線の遅延情報等による重み付け情報を入力とし、配置配線の改善等のレイアウト処理を行う。

【0010】従来技術を以下図面を用いて説明する。

【0011】図5は、従来技術の自動レイアウト処理の概略ブロック図である。集積回路の接続関係を示すデータ501を入力とする遅延解析部502はタイミング情

報503を出力する。更にそのタイミング情報503を入力とする重み付け情報計算部504は、重み付け情報505を出力し、その重み付け情報505及び回路接続データ501は自動レイアウト部506に入力されレイアウト結果507を出力し処理を終了する。

【0012】また、テストベクタ自動生成とレイアウトにおいては相互の情報交換はなく互いに独立している。この為、テストベクタ生成時の情報はレイアウトにおいて考慮されていない。

【0013】

【発明が解決しようとする課題】ところで従来の集積回路試験装置のテストベクタ自動生成では、上記で述べた通り信号線の性質・重要度を考慮していない。このため、例えばテストベクタ自動生成装置によってテストベクタが生成できなかった部分の信号線が集積回路の基幹部であった場合には、上記テストベクタを生成したにもかかわらず検出不能な製造時不良が大量に起こる可能性があり、結果的に良質のテストベクタとは呼べなくなる恐れがある。

【0014】また、プロセス等の問題により故障の起こり易い箇所についても特に考慮しない。このため、このテストベクタ抜けによって同様のことが起こる可能性もある。

【0015】本発明の集積回路の試験装置及び方法においては、これらの信号線の性質等を考慮することによりテストベクタの質を向上させ製造時の不良の検出を容易にし、効率的なテストベクタの生成を可能にすることを目的とする。

【0016】また、テストベクタ自動生成時に、未検出となった箇所についてレイアウトする際これらの故障検出情報を考慮せず配置配線した場合、デバイス故障が起き易い状態で配置配線される可能性がある。この様な場合、上記テストベクタを生成したにもかかわらず検出不能な製造時不良が大量に起こることになる。

【0017】本発明の集積回路の自動設計装置及び方法は、テストベクタ自動生成時に未検出となった箇所を考慮することにより、検出不能な製造時不良を削減し信頼性を向上させることを目的とする。

【0018】

【課題を解決するための手段】前記課題を解決するため、本発明の第1の集積回路試験装置は、集積回路の機能動作及び接続関係を示すデータを入力し、入力したデータにより動作及び接続の特性を解析する実動作デバイスデータ解析部と、その解析結果より各種条件を鑑みて、前記集積回路の故障を検出するためのテストベクタを生成するテストベクタ生成部に入力される重み付け情報としての、テストベクタ自動生成の優先順位を示す情報を生成する、重み付け情報計算部と、を有し、製造時不良を検出する際に効率的なテストベクタを生成可能としたことを特徴とする。

【0019】また、本発明の第2の集積回路試験装置は、前記第1の装置において、前記実動作デバイスデータ解析部が、レイアウト後の配線長や実動作時の活性化情報等の、実際に動作するデバイスにおける故障発生率や信号線の重要度に準じた重み付けを前提とした情報の解析を行うものとして構成され、前記重み付け計算部は、この解析結果に基づいて、故障率発生率の高い箇所及び回路基幹部の抽出による重み係数の算出を行い、重み付けを行うことが可能に構成されていることを特徴とする。

【0020】また、本発明の第3の集積回路試験装置は、前記第2の装置において、動作及び接続の特性を解析する前記実動作デバイスデータ解析部の実現方法が選択可能とされたことを特徴とする。

【0021】また、本発明の第4の集積回路試験装置は、前記第2の装置において、回路接続データ及び重み付け情報を入力とするテストベクタ生成部が、重み付け情報により、複数のベクタの生成を可能としたことを特徴とする。

【0022】また、本発明の第1の集積回路試験方法は、上記第2の装置に対して、各種計算により導出された重み付け情報を入力させることにより、効率的なテストベクタを作成可能としたことを特徴とする。

【0023】また、本発明の集積回路設計装置は、集積回路の機能動作及び接続関係を示すデータを入力し、テストベクタの生成を行うテストベクタ生成部と、このテストベクタ生成部が出力する、故障未検出情報または故障検出情報を入力し、重み付けとしての、レイアウトにおける配置配線の優先順位付け、を行う、重み付け計算部と、を有し、この重み付け計算部の結果である重み付け情報を使用して、その優先順位に従って配置配線等のレイアウトを行い得るようにしたことを特徴とする。

【0024】また、本発明の集積回路設計方法は、上記集積回路設計装置を用いて、前記テストベクタ自動生成部が出力する故障未検出情報または故障検出情報を使用し、信号線に対して重み付けを行って配置配線等のレイアウトを行い得るようにしたことを特徴とする。

【0025】

【作用】本発明によれば、テストベクタ自動生成時に、集積回路の機能動作ないし接続関係を示す論理データだけでなく、実際の集積回路の物理的なデータや故障の起こる信号線の性質を考慮することにより、従来故障検出率のみを指標としていたテストベクタの質を容易に向上させ、製造時における不良検出の精度を上げ、すなわち市場不良率を低減させることができる。

【0026】また更に本発明によれば、自動レイアウト時に、集積回路の機能動作ないし接続関係を示す論理データだけでなく、実際の集積回路の故障検出の難易度を考慮することにより、従来タイミングのみを配置配線の優先順位付けの指標としていたデバイスの質を向上させ

製造時における不良率を下げ、すなわち市場不良率を低減させることができる。

【0027】

【発明の実施の形態】以下、本発明を実施例によって説明する。

【0028】図1は、本発明に係わる集積回路試験装置の処理及び方法の概略ブロック図である。

【0029】集積回路の機能動作ないし論理接続関係を示す回路接続データ101を入力とする実動作デバイスデータ解析部102は、解析結果103を出力する。本解析結果103は重み付け情報計算部104に入力され、重み付け情報105が生成される。この重み付け情報105は更にテストベクタ生成部106に入力される。テストベクタ生成部106は、重み付け情報105と回路接続データ101の双方を入力することにより、テストベクタ107及び結果リスト108を出力する。

【0030】次に、図6及び図7に示す処理フロー図を用いて、実施例の動作を説明する。

【0031】図6は、重み付け情報すなわちテストベクタ自動生成の優先順位付けのための情報としてレイアウト情報を用いた場合の実施例である。

【0032】集積回路の機能動作ないし論理接続関係を示す回路接続データ601をもとに、レイアウトを行うレイアウト部602が出力するレイアウト情報603を入力とするレイアウト情報解析部604は、実際の信号線の配線の長さを示す実配線長情報及び配線の間隔を示す配線間情報を含むレイアウト情報解析結果情報605を出力する。このレイアウト情報解析結果情報605は、実配線の長い信号線及び配線間の狭い信号線に対し優先的にテストベクタ自動生成を行うための、重み付け情報計算部606に入力され、テストベクタ自動生成の優先順位が記述されている重み付け情報607が生成される。この重み付け情報607は更にテストベクタ生成部608に入力される。テストベクタ生成部608は、上記の重み付け情報607と回路接続データ601の双方を入力することにより、故障が起こり易い部分及び故障が起こった場合に致命的な影響を与える部分を優先させてテストベクタ自動生成を行い、テストベクタ609及び結果リスト610を出力する。

【0033】また図7は、重み付け情報すなわちテストベクタ自動生成の優先順位付けのための情報として信号動作の活性化情報をを用いた場合の実施例である。

【0034】集積回路の機能動作ないし論理接続関係を示す回路データ701を入力とする活性化度解析部702は、別に作成された機能検査用のテストベクタ703を補助入力として、各信号線が実際にどの位変化したかを示す、すなわち信号活性化度情報704を出力する。この信号活性化度情報704は、活性化率の高い、すなわち信号値変化の多い信号線に対し優先的にテストベクタ自動生成を行うための、重み付け情報計算部705に入力さ

れ、テストベクタ自動生成の優先順位が記述されている重み付け情報706が生成される。この重み付け情報706は更にテストベクタ生成部707に入力され、テストベクタ生成部707は重み付け情報706と回路接続データ701の双方を入力することにより、故障が起こり易い部分及び故障が起こった場合致命的な影響を与える部分を優先させてテストベクタ自動生成を行い、テストベクタ708及び結果リスト709を出力する。

【0035】図2は、本発明に係わる集積回路設計装置の処理及び方法の概略ブロック図である。

【0036】集積回路の機能動作ないし論理接続関係を示す回路接続データ201を入力とするテストベクタ自動生成部202は、故障検査用のテストベクタ203及び検出できなかった故障の情報が記述されている故障未検出情報204ないし検出できた故障の情報が記述されている故障検出情報205を出力する。これらの故障未検出情報204ないし故障検出情報205は、レイアウトにおける配置配線の優先順位付けを行うための、すなわち重み付け情報計算部206に入力され、レイアウトにおける配置配線の優先順位付けが記述されている情報、すなわち重み付け情報207が生成される。この重み付け情報207は更に自動レイアウトを行う自動レイアウト部208に入力され、この自動レイアウト部208は重み付け情報207と回路接続データ201の双方を入力することにより、自動レイアウト結果209を出力する。

【0037】次に図8に示す処理フロー図を用いて実施例の動作を説明する。

【0038】図8は、重み付け情報すなわち自動レイアウトにおける配置配線の優先順位付けのための情報として、テストベクタ自動生成による故障未検出情報ないしバックトラック回数を含む故障検出情報を用いた場合の実施例である。上記バックトラック回数とはテストベクタ自動生成時におけるトライアンドエラー（試行錯誤）の回数であり、故障検出の困難度を示すものである。

【0039】集積回路の機能動作ないし論理接続関係を示す回路接続データ801をもとに、テストベクタ自動生成を行うテストベクタ自動生成部802は、故障検査用のテストベクタ803及び検出できなかった故障の名称及びバックトラック回数が記述されている故障未検出情報804ないし検出できた故障の名称及びバックトラック回数が記述されている故障検出情報805を出力する。これらの故障未検出情報804ないし故障検出情報805は、レイアウトにおける配置配線の優先順位付けを行うための、すなわち重み付け情報計算部806に入力され、レイアウトにおける配置配線の優先順位付けが記述されている情報すなわち重み付け情報807が生成される。この重み付け情報807は更に自動レイアウトを行う自動レイアウト部808に入力され、この自動レイアウト部808は重み付け情報807と回路接続デー

タ801の双方を入力することにより、未検出となった故障の信号線に対して故障が起こりにくくなるように、すなわち配線長を短くかつ他の信号線との短絡が起こらないように信号間隔を広く取って配置配線を行う処理を行い、自動レイアウト結果809を出力する。

#### 【0040】

【発明の効果】従来の集積回路試験におけるテストベクタ自動生成技術では、テストベクタの質に対する指標として故障検出率のみを採用し、回路特性上やプロセス上起こり易い故障箇所に対しテストベクタ生成上考慮されていなかった。この為、質が良いとされているテストベクタでも検出されない故障が存在する可能性が高かった。これに対し、本発明の集積回路試験装置及び方法に依れば、集積回路の機能動作ないし接続関係を示す論理データだけでなく、実際の集積回路の実動作やデバイスデータによって、各信号線の故障の起こる確率を考慮するようにしたので、従来故障検出率のみを指標としていたテストベクタの質を容易に向上させ、製造時における不良検出の精度を上げ、すなわち市場不良率を低減させることができる。

【0041】また、従来の集積回路設計における自動レイアウト技術では、故障検出を考慮した配置配線は行われていなかった。このため実際に故障が未検出ないし検出困難な信号線に対し、配線長が長く配線される等故障し易い状態にレイアウトされる可能性があった。これに対し、本発明の集積回路設計装置及び方法に依れば、予めレイアウト時にテストベクタ自動生成における故障未検出情報ないし故障検出情報を考慮することにより、集積回路の故障率を低下させるように自動レイアウトすることが可能となり、すなわち市場不良率を低減させることができる。

#### 【図面の簡単な説明】

【図1】本発明に係わる集積回路試験装置及び集積回路試験方法に基づく処理の概略ブロック図。

【図2】本発明に係わる集積回路設計装置及び集積回路設計方法に基づく処理の概略ブロック図。

【図3】従来の集積回路試験装置及び集積回路試験方法に基づく処理の概略ブロック図。

【図4】従来の他の集積回路試験装置及び集積回路試験方法に基づく処理の概略ブロック図。

【図5】従来の集積回路設計装置及び集積回路設計方法に基づく処理の概略ブロック図。

【図6】本発明に係わる集積回路試験装置及び集積回路試験方法の実施例の処理フロー図。

【図7】本発明に係わる集積回路試験装置及び集積回路試験方法の他の実施例の処理フロー図。

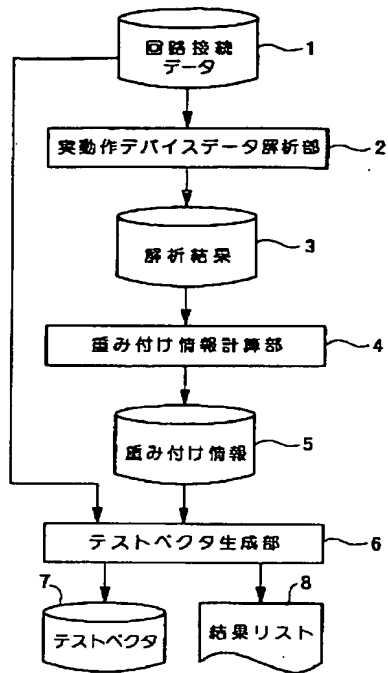
【図8】本発明に係わる集積回路設計装置及び集積回路設計方法の他の実施例の処理フロー図。

#### 【符号の説明】

101, 201, 301, 401, 501, 601, 701, 801 回路接続データ  
102 実動作デバイスデータ解析部  
103 解析結果  
104, 206, 404, 504, 606, 806 重み付け情報計算部  
105, 207, 405, 505, 607, 706, 807 重み付け情報  
106, 202, 302, 406, 608, 707 テストベクタ生成部  
107, 203, 303, 407, 609, 708, 803 テストベクタ  
108, 304, 408, 610, 709 結果リスト  
204, 804 故障検出情報  
205, 805 故障未検出情報  
208, 506, 808 自動レイアウト部  
209, 507, 809 レイアウト結果  
402 テスタビリティ解析部  
403 テスタビリティ情報  
502 遅延情報解析部  
503 タイミング情報  
602 レイアウト部  
603 レイアウト情報  
604 レイアウト情報解析部  
605 レイアウト情報解析結果情報  
702 活性度解析部  
703 機能検査用テストベクタ  
704 信号活性度情報  
705 重み付け情報解析部  
802 テストベクタ自動生成部

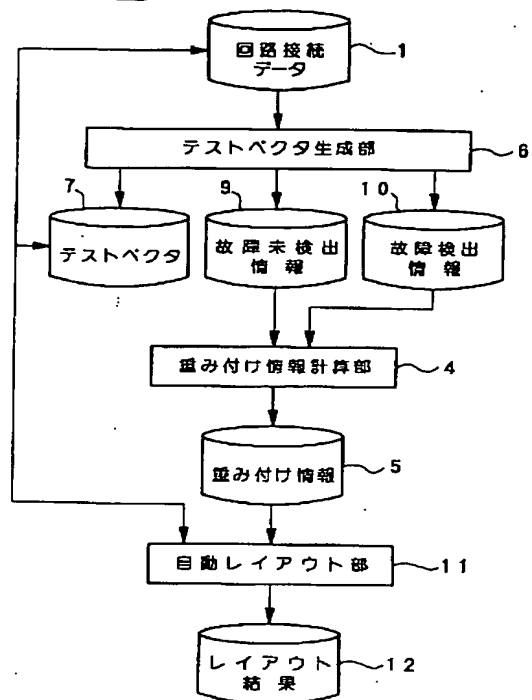
【図1】

実施例 1



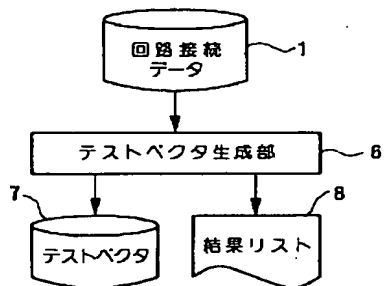
【図2】

実施例 2



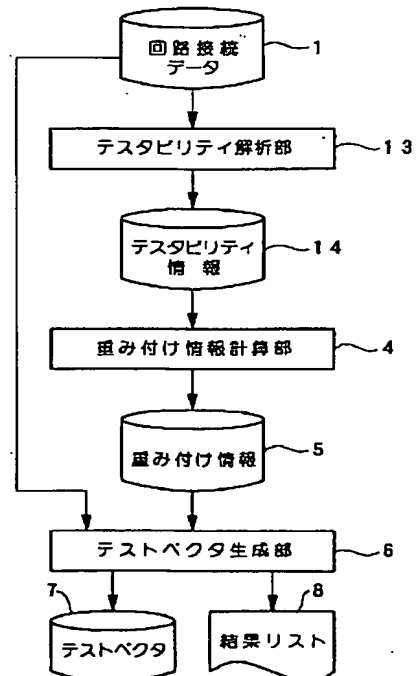
【図3】

従来例 (テストベクタ生成)



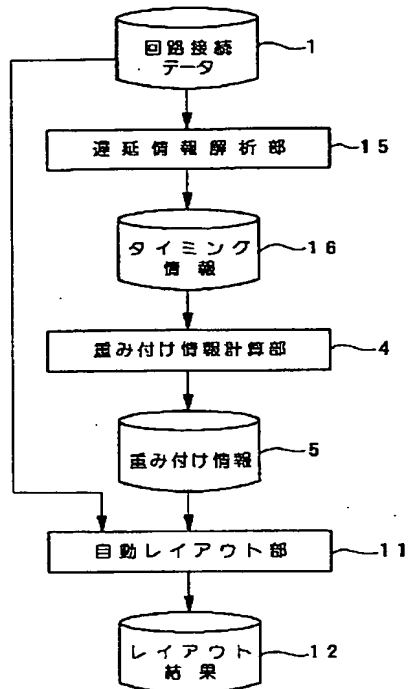
【図4】

従来例の他の例 (テストベクタ生成)



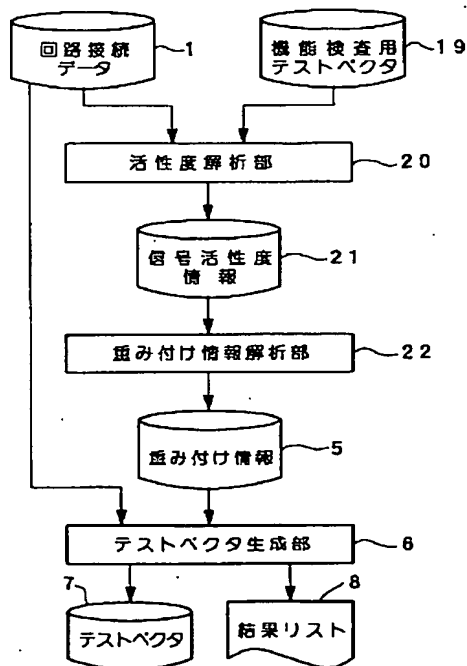
【図5】

従来例（自動レイアウト）



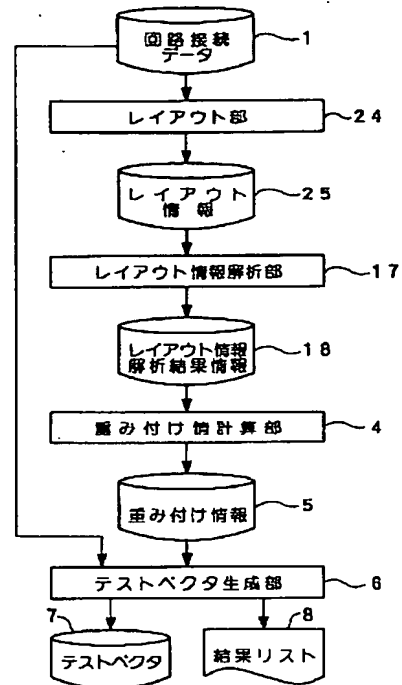
【図7】

実施例1の具体例（活性度情報を用いた例）



【図6】

実施例1の具体例（レイアウト情報を用いた例）



【図8】

実施例2の具体例

